

**PROGRAMMA DELLE PROVE D'ESAME DEL CONCORSO PER LA NOMINA
A SOTTOTENENTE DI VASCHELLO IN SERVIZIO PERMANENTE
NEL RUOLO NORMALE DEL CORPO DEL GENIO DELLA MARINA, PER SPECIALITÀ
ARMI NAVALI DA IMPIEGARE NEI DOMINI CYBER E SPAZIO DELLA DIFESA
art. 1, comma 1, lettera b), numero 2)**

1. PROVE SCRITTE (art. 8 del bando)

I concorrenti dovranno sostenere le seguenti due prove:

- a) 1ª prova, consistente nello svolgimento di una composizione scritta nel tempo massimo di otto ore, ovvero di quesiti a risposta libera predisposti dalla commissione esaminatrice, nel tempo massimo di sei ore, vertente su argomenti tratti dalle materie riportate nella prima parte del programma della prova orale di cui al successivo paragrafo 2, lettera a);
- b) 2ª prova, consistente nello svolgimento di una composizione scritta nel tempo massimo di otto ore, ovvero di quesiti a risposta libera predisposti dalla commissione esaminatrice, nel tempo massimo di sei ore, vertente su argomenti tratti dalle materie riportate nella seconda parte del programma della prova orale di cui al successivo paragrafo 2, lettera b).

2. PROVA ORALE (art. 13 del bando)

La prova consisterà in un colloquio diretto all'accertamento delle conoscenze tecnico-professionali dei concorrenti, mediante interrogazioni sui seguenti argomenti:

a) PRIMA PARTE

- **FONDAMENTI:**
 - unità di misura, scale logaritmiche, conversioni in dB dBm;
 - concetti di vettore, versore, matrice, tensore, rotore, divergenza, laplaciano;
 - concetti di lunghezza d'onda e spettro elettromagnetico;
 - grandezze fondamentali tensione, corrente, resistenza, frequenza.
- **ELETTRONICA GENERALE E APPLICATA:**
 - Metalli e Semiconduttori. Modello di deriva e diffusione. Drogaggio dei semiconduttori; analisi di circuiti a diodi;
 - **DISPOSITIVI ELETTRONICI:** diodo a giunzione, diodo zener, transistor a giunzione, transistor a effetto di campo a giunzione (JFET), MOSFET (funzionamento qualitativo, regioni di funzionamento, caratteristiche corrente-tensione, analisi in continua e modello per i piccoli segnali);
 - **CONFIGURAZIONI ELEMENTARI DI AMPLIFICATORI A BASSA FREQUENZA:** Amplificatori con BJT. Configurazione a emettitore comune e a collettore comune. Amplificatori multistadio. Amplificatori differenziali e operazionali (invertente, non invertente, sommatore). Amplificatori con FET. Esempi di applicazione;
 - **RISPOSTA IN FREQUENZA DEI CIRCUITI ELETTRONICI:** Calcolo dei limiti di banda di un circuito elettronico e progettazione di un amplificatore a partire dalle specifiche. Filtri realizzati con operazionali;
 - **OSCILLATORI E CIRCUITI A SCATTO:** Criterio di Barkhausen. Oscillatori a rete di sfasamento e a ponte di Wien, oscillatori basati sul teorema dei tre punti, oscillatori di Colpitts e di Hartley. Oscillatori al quarzo. Comparatori, generatori di forma d'onda e monostabili;



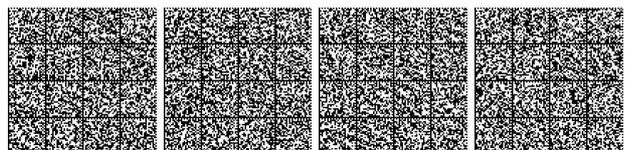
- ALIMENTATORI: Schemi a blocchi. Raddrizzatori e filtri raddrizzatori. Regolatori serie, regolatori monolitici e loro impiego;
- ELETTRONICA PER TELECOMUNICAZIONI:
 - Componenti passivi: Induttori e condensatori reali. Risonatori;
 - Amplificatori di segnale: Principali topologie circuitali. Stabilità, Guadagno, Cifra di rumore, Adattamento di impedenza. Effetti delle non-linearità;
 - Mixer: Principio di funzionamento e principali realizzazioni circuitali. Mixer attivi e passivi;
 - Oscillatori: Topologie più comuni. Stabilizzazione della frequenza. Rumore negli oscillatori. VCO. Sintesi di frequenza;
 - Amplificatori di potenza: Concetti generali. Rendimento e fattore di utilizzo. Classificazione. Amplificatori accordati. Amplificatori ad alta efficienza;
 - Circuiti e sistemi digitali: algebra di Boole, funzioni logiche, sintesi e realizzazione di funzioni logiche, famiglie logiche, circuiti e sistemi principali con logica combinatoria e sequenziale.
- ELETTRONICA DEI SISTEMI DIGITALI:
 - Caratteristiche dei transistori MOS. Richiamo sulle caratteristiche corrente/tensione dei transistori MOS. Effetti reattivi dei transistori. Cenni sulla tecnologia planare del silicio, con particolare riferimento ai processi CMOS standard e SOI;
 - Metodologie progettuali semi-custom (CBIC, MPGA, FPGA) e full custom. Linguaggi di descrizione hardware. Libreria di celle elementari e loro caratterizzazione per programmi di sintesi e simulazione logica. Modelli lineari e non lineari del tempo di propagazione di celle elementari in funzione delle caratteristiche della rete logica in cui la cella stessa è piazzata. Modelli per valutare il consumo, statico e dinamico, di sistemi digitali utilizzando la caratterizzazione delle celle elementari;
 - Ritardo di propagazione dell'invertitore e di porte logiche a più ingressi realizzate in logica CMOS statica pienamente complementare (FCMOS). Considerazioni energetiche: potenza statica e contributo dinamico. Relazioni ritardo-consumo. Regole di composizione delle logiche statiche CMOS per la realizzazione di funzioni logiche complesse. Modello basato su "logical effort";
 - Memorizzazione dell'informazione in forma statica: latch e registri statici CMOS, con e senza controllo asincrono di reset. Vincoli temporali per il corretto funzionamento (tempi di set-up e hold). Caratterizzazione di registri statici per flussi di progetto semi-custom. Latch e registri dinamici: latch n-C2MOS e p-C2MOS, variante "split output" e registri dinamici a una sola fase (TSPC). Il rumore nelle logiche dinamiche. Caratterizzazione dei margini di immunità ai disturbi nelle logiche dinamiche;
 - Vincoli sul rispetto del tempo di setup e di hold per il corretto funzionamento di sistemi digitali sincroni. Distribuzione del clock. Fenomeni di skew e jitter: cause e effetto sulle prestazioni del circuito. Pipeline a registri e a latch: effetti sulle prestazioni del sistema digitale. Parallelismo. Effetti di scelte architetturali sulle prestazioni (area, latenza, throughput e consumo);
 - Modelli delle linee di interconnessione a parametri concentrati (C, RC). Caduta resistiva (IR drop). Effetti associati alla componente induttiva. Progetto di buffer e ripetitori. Effetti legati alla contrazione delle geometrie. Gerarchia delle interconnessioni e criteri per scegliere il livello di metallo e la larghezza della pista;



- Schemi di "full-adder" (sommatori a un bit) in logica CMOS statica (FCMOS, mirror e a pass-transistor) e dinamica. Sommatore a propagazione del riporto ("ripple carry"). Schemi di sommatore "carry look-ahead" (carry skip, carry select, albero binario).
- Confronto delle prestazioni (area, consumo, latenza). Moltiplicatore seriale. Moltiplicatore parallelo a matrice. Moltiplicatori paralleli ad albero binario. Confronto delle prestazioni;
- Richiamo sulle memorie a semi-conduttore. Classificazione. Architettura a singolo o più banchi. Memorie SRAM: cella elementare e criteri di dimensionamento. Scelte per ridurre la potenza statica. Stima degli effetti reattivi associati a bit-line e word line, progetto dei circuiti di decodifica, di "sensing" e dei driver delle bit-line. Memorie con più porte in lettura (register file). Memoria associativa. Cenni su memorie DRAM. Cenni sulle memorie non volatili;
- Schema a blocchi di un elaboratore digitale su singolo chip: unità di elaborazione e unità di controllo. Struttura dell'unità di elaborazione e progetto circuitale dei principali blocchi funzionali che la compongono: unità di aggiornamento del program counter, register file, unità logico-aritmetica (ALU), cache delle istruzioni (tag memory) e controllore di cache, cache dei dati.

b) SECONDA PARTE

- **ELABORAZIONE DEI SEGNALI NEI SISTEMI ELETTRONICI:**
 - Richiami di teoria della probabilità e statistica di base;
 - Caratterizzazione dei processi stocastici: probabilità congiunte, correlazioni, proiezioni. Processi stazionari, ergodici, mescolanti, esatti.;
 - Trasformazioni di vettori aleatori ad un numero finito di contro-immagini;
 - Trasformazioni lineari di vettori aleatori;
 - Quantizzazione di variabili aleatorie;
 - Filtri lineari: effetti sulle correlazioni, caratterizzazione per proiezioni e loro decomposizione tipo SVD, il caso passa basso ideale e le interazioni banda-tempo;
 - Variabili, vettori e processi Gaussiani;
 - Spettro di potenza, teorema di Wiener-Kinchin;
 - Concetti di base di teoria della stima: polarizzazione e consistenza. Stima dello spettro di potenza a periodogramma e periodogramma modificato. Stima dello spettro di potenza a minima varianza;
 - Predizione lineare: principio di ortogonalità e equazioni di Yule-Walker;
 - Filtro sbiancatore e processi predicibili;
 - Le condizioni di Paley-Wiener e i processi regolari;
 - Teorema di decomposizione di Wold;
 - Stima dello spettro di potenza a massima entropia;
 - Processi a memoria finita. Processi tempo discreti, a memoria uno, stazionari. Catene di Markov finite, matrice probabilità di transizione e proprietà.
- **PROPAGAZIONE DI ONDE ELETTROMAGNETICHE:**
 - equazioni di Maxwell, relazioni costitutive, equazioni delle onde e di Helmholtz;
 - teoremi fondamentali: Poynting, unicità, reciprocità, equivalenza;
 - la polarizzazione dei campi elettromagnetici;
 - materiali dielettrici, conduttori, isotropi e anisotropi, omogenei e disomogenei, indice di rifrazione;



- influenza del suolo sulla propagazione di onde elettromagnetiche;
- influenza della troposfera;
- propagazione nella ionosfera;
- caratteristiche di propagazione delle onde elettromagnetiche nelle diverse gamme di frequenza;
- parametri caratteristici delle antenne: guadagno, area efficace, diagrammi di irradiazione.

3. PROVA ORALE FACOLTATIVA DI LINGUA STRANIERA (art. 13 del bando)

La prova, della durata massima di 15 minuti, si svolgerà con le seguenti modalità:

- a) breve colloquio a carattere generale;
- b) lettura di un brano di senso compiuto, sintesi e valutazione personale;
- c) conversazione guidata che avrà come spunto il brano.

